



特 許 願 (Z)



① 日本国特許庁

# 公開特許公報

特許庁長官殿

発 明 の 名 称

昭和 年 月 日  
50. 2. 5

ヘトウダイシユクセキカイロウクテ センゾウホウホフ  
半導体集積回路装置の製造方法

発 明 者

東京都港区芝五丁目33番1号  
日本電気株式会社内

山 中 邦 雄

同 所 山 中 邦 雄

特 許 出 願 人

東京都港区芝五丁目33番1号

(423) 日本電気株式会社

代表者 小林 宏 治

代 理 人

〒108 東京都港区芝五丁目33番1号

日本電気株式会社内

(6591) 弁理士 内 原 晋

電話 東京 (03) 454-1111(大代表)

添付書類の目録

明 細 書 1通  
図 面 1通  
委任状 1通  
願 書 別 本 1通

① 特開昭 51- 90285

④ 公開日 昭51. (1976) 8. 7

② 特願昭 50-15070

② 出願日 昭50. (1975) 2. 5

審査請求 未請求

(全3頁)

庁内整理番号

6513 57

6684 57

⑤ 日本分類

99(5)H0

99(5)B1

⑤ Int. Cl<sup>2</sup>

H01L 21/76

H01L 21/265

## 明 細 書

発明の名称

半導体集積回路装置の製造方法

特許請求の範囲

半導体基板または半導体基板の一主面上に形成されたエピタキシャル層を焼結反応により、選択的に多孔質化し、該多孔質半導体に不純物イオンを注入することを特徴とする半導体集積回路装置の製造方法。

発明の詳細な説明

本発明は半導体層に不純物を導入する方法、特に半導体集積回路装置の絶縁分離領域を形成する方法に関する。

従来、半導体集積回路装置の絶縁分離の形式には、PN接合分離、絶縁物分離、空気絶縁分離など種々の形式が採用されていた。一方、最近多孔質半導体を用いて絶縁分離する方法が開発されて

いる。これは半導体基板に選択的に多孔質半導体領域を形成しておき、その多孔質半導体に不純物原子を熱拡散させ、PN接合分離を形成するか、あるいは前記多孔質半導体を熱酸化して絶縁物分離を形成するものである。この方法によると低温、短時間で深い拡散層あるいは絶縁物層を形成できる。しかしながら熱拡散によって形成したPN接合は、その不純物原子の拡散が不均一に進み、その結果ウェーハ内でのバラツキが大きくなるなどの欠点がある。また多孔質半導体を熱酸化しても所望の深さまで酸化されにくいなどの欠点があった。

本発明によれば、予め半導体基板を選択的に多孔質化しておき、その領域にボロン、酸素などの不純物原子のイオンを注入することを特徴とする半導体集積回路装置の製造方法を得る。

すなわち、多孔質半導体は注入イオンに対するストップパワーが通常の単結晶半導体に比べて小さいので、注入イオンは低い加速エネルギーでより深く注入される。したがって、均一で深い

不純物層が得られる。この点従来の方法のように多孔質層に不純物を熱拡散すると、深い不純物層を均一に形成することが困難であった。即ちウェーハ内のある領域では深い不純物層が形成されるが、他の領域は浅い不純物層であったりした。このような欠点をイオン注入によって改善できる。また従来行なわれていたような高温で長時間の熱処理過程がなくなりイオン注入後の熱処理を低温で数十分行なうだけで良いことになる。これは製造を容易にするばかりでなく、半導体素子領域の結晶構造を乱すことがない。

次に図面を参照して本発明の実施例を説明する。

第1図は本発明の第一の実施例を製造工程順に示した断面図である。第1図aはP型シリコン基板101上に高濃度 $\alpha$ 型不純物層102を設け、さらにその上に $\alpha$ 型シリコン103をエピタキシャル成長させ、しかる後その上にシリコン窒化膜104と二酸化硅素膜105を選択的に被覆したものである。ここで二酸化硅素膜105はシリコン窒化膜104を選択腐食させるために使用した

ものである。次に希酸を含む水溶液または希化アンモニウム水溶液中にて陽極反応させ $\alpha$ 型シリコン層103の前記の二酸化硅素とシリコン窒化膜を被覆していない領域106を基板101に達するまで完全に多孔質シリコン107に変換する。(第1図b)。このとき二酸化硅素105は反応液によって腐食されている。次に第1図cに示すように多孔質シリコン層107に酸素イオンを注入する。このときシリコン窒化膜104は前記反応液によっても腐食されずそのまま残っていて、イオン注入の際、このシリコン窒化膜104はマスクとして使われる。そして、1000℃の酸素雰囲気中にて熱処理し、多孔質シリコン層107を完全に多孔質二酸化硅素108に変換する。

以上が本発明による絶縁分離の工程であるが、通常この工程の後に半導体素子形成のための工程が施される。さらに本発明によれば、上記の工程を素子形成中の途中に入れても良い。この時上記の絶縁分離の工程は低温、短時間で行なわれるので、すでに形成されている半導体素子の不純物が

再拡散して半導体素子の特性を損うことがない。本実施例の効果としては絶縁領域が完全に酸化され、従来見られた絶縁耐圧の不良が著しく改善された。さらに熱処理時間が短縮できた。即ち、従来は1000℃で30分以上の酸化が必要であったが本実施例では10分程度の熱処理で完全に酸化できる。従って短時間で酸化が可能となり、その結果埋込層のせり上がりなどのプロセスインデューストディクエクトが減少し、歩留りが向上した。

なお本実施例では酸素イオンを注入する場合を述べたが、PN接合分離のために、前記多孔質シリコン層107にボロンあるいはリンなどの半導体の導電型を決定する不純物を注入することによってもほぼ同様の効果が得られる。

次に第二の実施例として電界効果型MOS半導体素子について述べる。第2図は電界効果型半導体で絶縁分離を完成したときの断面図を示している。これも第一の実施例とほぼ同様の装法によって形成される。

$\alpha$ 型半導体基板201にシリコン窒化膜202を選択的に被覆し、チャンネルストッパーのためにP型拡散層203を形成し、その後陽極反応によって多孔質化しさらに液相中の熱処理によって多孔質絶縁物204を形成する。

この方法によって形成された電界効果型半導体素子では従来見られていた素子間のリーク電流が全く見られず、またPN接合による浮遊容量が小さくなり高速化が可能となった。

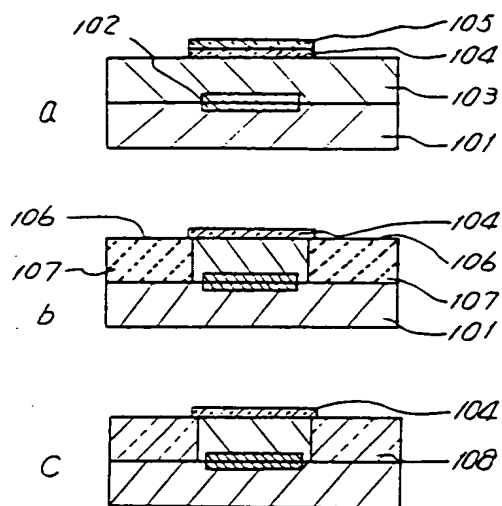
図面の簡単な説明

第1図a, b, cは本発明の第1の実施例をその製造工程順に示した断面図である。

第2図は本発明の第2の実施例を示した断面図である。

101, 201  $\alpha$ 型シリコン基板  
102 P型シリコン埋入層  
103  $\alpha$ 型シリコンエピタキシャル層  
107 多孔質半導体  
108, 204 多孔質絶縁物

第 1 図



第 2 図

